

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

公開実用 昭和57—148231



実用新案登録願

昭和 58 年 3 月 12 日

特許庁長官 殿

1 考案の名称

タイミングパルス発生回路

2 考案者

住所

東京都三鷹市下連雀5丁目1番1号

日本無線株式会社内

氏名

白垣 修三

3 実用新案登録出願人

住所

東京都三鷹市下連雀5丁目1番1号
TEL 0422(44)9111

名称

(433) 日本無線株式会社

代表者

幕内 鉄男

4 添付書類の目録

- | | |
|----------|-----|
| (1) 明細書 | 1 通 |
| (2) 図 | 1 通 |
| (3) 願書副本 | 1 通 |

方式
密

148231
326

56 034575

方
番

明 細 書

1 考案の名称

タイミングパルス発生回路

2 実用新案登録請求の範囲

1 クロック信号を分周するカウンタと、該カウンタ出力によりアドレスされる予めデータが書き込まれたプログラマブルリードオンリメモリとを有し、該メモリの出力をタイミングパルスとすることを特徴とするタイミングパルス発生回路。

3 考案の詳細な説明

本考案は、デジタル通信装置におけるタイミングパルス発生回路に関する。

従来のハードウェア制御のタイミングパルス発生回路では回路が複雑化し、構成する素子数も多く、ゲート回路で構成されるので容易に変更できない欠点があり、又、ソフトウェア制御のタイミングパルス発生回路ではタイミングを変更する場合にソフトウェアの変更が伴い、しかもハード的なチェックが難しいという欠点があつた。本考案は、これらの欠点を解決するためにカウンタと

公開実用 昭和57—148231

PROMを組み合わせた単純な素子構成としたもので、以下図面により詳細に説明する。

第1図は本考案の実施例で、1はクロックパルス信号線、2はカウンタ、3はプログラマブルリードオンリメモリ（以下PROMという）、4はアドレスライン、5はタイミングパルス出力線である。すなわちクロックパルス入力をカウンタ2で分周し、このカウンタ2の出力線4をPROM3のアドレスラインとしている。その結果、PROM3の出力線5には、予め書き込まれたPROMの内容が出力され、クロックパルスが一定間隔で入力されれば出力線5には、PROMに書き込まれた内容が一定間隔で読み出される。

第2図は第1図の回路が動作した時のタイミングダイヤグラムである。第2図のCは、第1図のカウンタ2に入力されるクロックパルスの波形、A0～A3は第1図のカウンタ2から出力されるアドレス信号波形、Aは16進コードで1248を繰り返すデータをアドレスの0番地から順に書き込んだ場合のPROM3の出力波形である。又Bは、16

進コードで 1112111411181111 を繰り返すデータをアドレスの 0 番地から順に書き込んだ場合の PROM 3 の出力波形である。クロックパルス C がカウンタ 2 に入力されると、出力端子 (A0 ~ A3) には、第 2 図の A0 ~ A3 の波形が出力される。A0 ~ A3 は、PROM 3 のアドレス端子に接続されているので、PROM 3 の出力端子 D0 ~ D7 には、PROM にあらかじめ書き込まれているデータがカウンタ 2 の出力 A0 ~ A3 によるアドレスにしたがつてあらわれるから、これらのデータの各ビットはそれぞれタイミングパルスとして用いる事ができる。このような構造になつていたので、PROM に書き込まれた内容のみを変更すれば、容易にタイミングパルスの変更ができる。

以上説明したように、タイミングを決定する要素を PROM のみに集中したことにより、タイミングの変更時には、PROM の変更のみで容易にタイミングの変更ができる利点がある。又、素子数が少く、出力線が独立しているので、ハード的なタイミングパルスのチェックが容易でしかも信頼性

公開実用 昭和57-148231

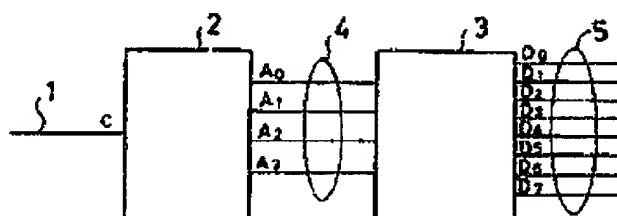
にも優れているという利点もある。

4 図面の簡単な説明

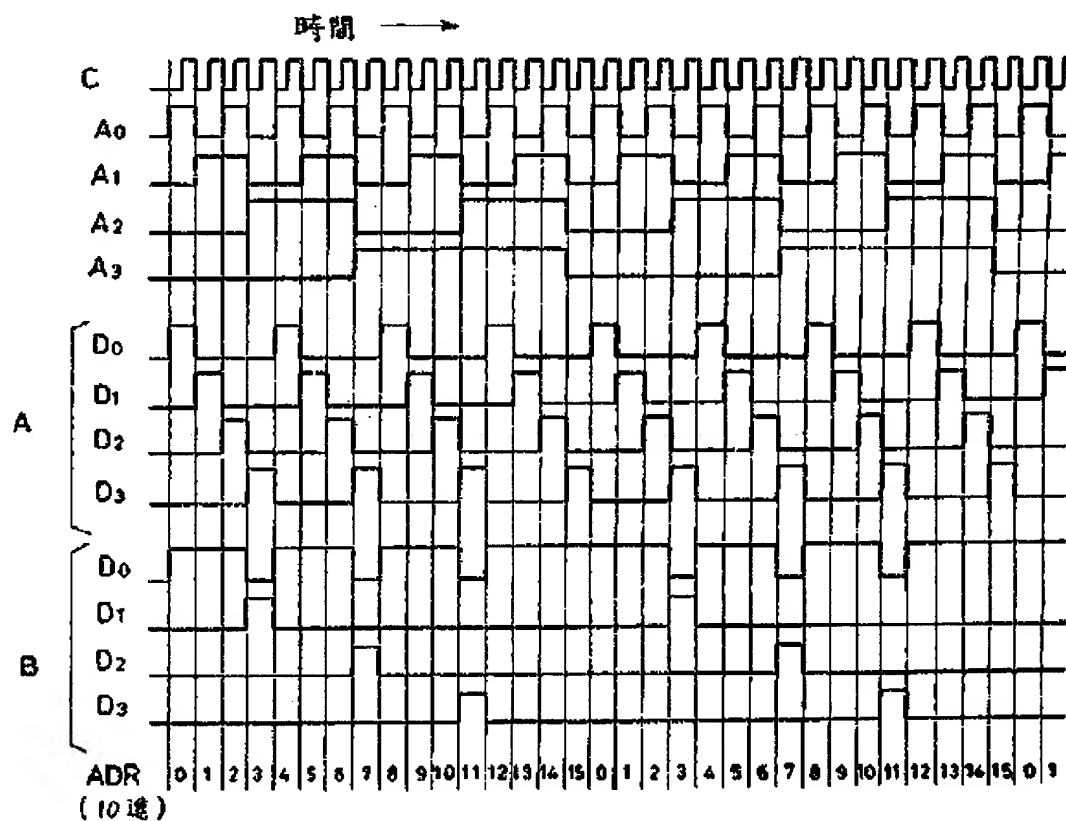
第1図は本考案の一実施に係るブロック図、第2図はその動作を説明するための波形図である。

1…タイミングパルス、2…カウンタ、3…PROM。

実用新案登録出願人 日本無線株式会社



才 1 図



才 2 図

出 願 人 日本無線株式会社

331

1482-1